

6. Myasnikova, N. V. "Express Analysis of Seismosignals" [Text] / N. V. Myasnikova, M.P. Beresten, V.A. Dudkin // "The News of High Education Schools. Povolgsky Region. Technical Sciences." – 2001. – № 7. – P. 144-151.
7. Kotelnikov, A. V. "Processing of Information Received from the Sensors of Object Detecting System Using the Grating Method" [Text] / A. V. Kotelnikov, V. B. Lebedev // "Sensors and Systems: Methods, Assets and Technologies to Receive and Process Measuring Information" (Sensors and Systems – 2012): International scientific and technical conference with the elements of science school for young scientists (с. Penza, 22-26 October 2012) / Edited by Lomteva E.A., Dmitrienko A.G.: с. Penza, The PGU publishing office, 2012. – P. 157-161.
8. Abchuk, V. A. "Handbook on Researching Military Operations" [Text] / V. A. Abchuk, F. A. Matveichuk, L. P. Tomashevsky // M.: Publishing agency of Defense Ministry of USSR, 1979. – 368 p.
9. Zaffel, Ali Muhammad. "Subsystem of Supporting Project Decisions on Creating Security Systems at Nonproduction Industry Objects." [Text] / Ali Muhammad Zaffel // Author's referat on the degree of candidate of technical sciences, speciality code 05.13.12 – automatization systems of project works, с. Kharkiv, The Kharkin State University of Radio Electronic, 2001. – 20 p.
10. Volochiy, B. Yu. Technology modeling algorithms behavior of information systems [Text] / B. Yu. Volochiy // Lviv: Lviv Polytechnic National University edition, 2004. – 220 p.
11. Bobalo, Yu. Mathematical models and methods of analysis of radioelectronic, electromechanic and software systems [Text] / Yu. Bobalo, B. Volochiy, O. Lozynskyy, B. Mandziy, L. Ozirkovskyy, D. Fedasyuk, S. Shcherbovskykh, V. Yakovyna // Lviv: Lviv Polytechnic National University edition, 2013. – 300 p.
12. Volochiy, B. Yu. System engineering projecting of telecommunication networks. Practical work: textbook [Text] / B. Yu. Volochiy, L. D. Ozirkovskiy // Lviv: Lviv Politechnika Publishing House, 2012. – 128 p.

Представлено систему моделювання на основі К-значного диференційного числення, яка дозволяє отримати більш якісне і точне моделювання в порівнянні з двійковим моделюванням за рахунок обліку при моделюванні крутизни фронтів, К-значного квантування рівня сигналів по амплітуді та обліку електромагнітної сумісності. Моделювання в системі виконується за рахунок спільного розв'язання звичайних К-значних диференціальних рівнянь і К-значних диференціальних рівнянь із запізненням

Ключові слова: система моделювання, К-значне диференційне числення, електромагнітна сумісність, квантування сигналів

Представлена система моделирования на основе К-значного дифференциального исчисления, которая позволяет получить более качественное и точное моделирование по сравнению с двоичным моделированием, за счет учета при моделировании крутизны фронтов, К-значного квантования уровня сигналов по амплитуде и учета электромагнитной совместимости. Моделирование в системе выполняется за счет совместного решения обыкновенных К-значных дифференциальных уравнений и К-значных дифференциальных уравнений с запаздыванием

Ключевые слова: система моделирования, К-значное дифференциальное исчисление, электромагнитная совместимость, квантование сигналов

УДК 004.94

СИСТЕМА ОБРАБОТКИ СИГНАЛОВ ЦИФРОВЫХ УСТРОЙСТВ НА ОСНОВЕ К-ЗНАЧНОГО ДИФФЕРЕНЦИАЛЬНОГО ИСЧИСЛЕНИЯ

В. Д. Дмитриенко

Доктор технических наук, профессор*

E-mail: valdmitrienko@gmail.com

С. Ю. Леонов

Кандидат технических наук, доцент*

E-mail: serleomail@gmail.com

*Кафедра вычислительной

техники и программирования

Национальный технический университет

"Харьковский политехнический институт"

ул. Фрунзе, 21, г. Харьков, Украина, 61002

Т. В. Гладких

Кандидат технических наук

ТОА "Украина"

пр. Гагарина, 43/2, г. Харьков, Украина, 61001

E-mail: gladtv@gmail.com

1. Введение

Сложность современных элементов и устройств вычислительной техники требует для их разработ-

ки создания новых методов и средств, позволяющих учитывать при их проектировании особенности применяемых технологий. Одним из возможных путей решения этой задачи является разработка новых не-

традиционных форм и методов описания, анализа и синтеза цифровых устройств. При этом в зависимости от класса решаемых задач, при проектировании необходимо иметь, в частности, такие возможности:

1. Исследование переходных процессов переключения логических сигналов с учетом крутизны фронтов и значений пороговых уровней логических сигналов нуля и единицы.

2. Учет совместного анализа функционального, топологического и электрического проектирования, что есть возможность сквозного проектирования. Здесь важным является учет параметров электромагнитной совместимости и, в частности, учет влияния отдельных проводников друг на друга.

3. Анализ работоспособности проектируемого устройства с учетом параметров связей между его отдельными компонентами, а также влияния на эти связи внешней среды.

4. Учет влияния разброса параметров микросхем и связанных с ним величин задержек на работоспособность всего устройства в целом, т. е. определять возможность появления рисков сбоев при функционировании устройства. Сюда же относится возможность исследования работоспособности устройств вычислительной техники, содержащих элементы с плавающими задержками.

5. Выполнение анализа переключения логических сигналов при моделировании элементов цифрового устройства с учетом мощности входных сигналов.

В связи с этим актуальным является рассмотрение метода анализа работоспособности устройств вычислительной техники и систем управления на основе математического аппарата K -значного дифференциального исчисления, а также работы системы автоматизированного проектирования на его основе. Система дает возможность исследовать динамические параметры проектируемых устройств с учетом параметров электромагнитной совместимости его компонент.

2. Анализ литературных данных и постановка проблемы

Функционирование ЭВМ сегодня характеризуется ростом общего процента контрольных операций, обусловленных усложнением устройств вычислительной техники и изменениями в технологии производства. Широкое использование специальных вычислительных устройств и систем управления, микропроцессорных комплектов, а также больших интегральных схем (БИС) памяти как статического, так и динамического типов, привело к образованию функционально законченных цифровых устройств самого разнообразного назначения [1, 2]. В связи с тем, что частота работы таких цифровых устройств управления может достигать до нескольких гигагерц, это приводит к необходимости более полной проверки их работоспособности еще на этапе проектирования [3, 4].

Однако существующие методы и системы анализа работоспособности вычислительных устройств не дают достаточно полной картины из-за отсутствия учета в них таких параметров сигналов, как амплитуда, длительность фронтов и задержек импульсов, которые существенно влияют на работоспособность

вычислительных устройств при их функционировании на высоких частотах. Особенно это становится актуальным, когда эти устройства работают в условиях внешних и внутренних электромагнитных полей. Электромагнитные поля становятся источником наводок, которые не могут быть учтены при анализе работоспособности электронных цифровых устройств обычными методами с использованием известных системам проектирования (например, PCAD [5, 6], ORCAD [7] и др., которые используют булево (двоичное) моделирование).

В настоящее время исследование работоспособности цифровых устройств проводится с учетом конструкторского проектирования печатных плат и, в частности, с учетом компоновки схем устройств по модулям, размещению элементов на печатных платах, трассировке межсоединений, оптимизации межсоединений печатных плат и моделированию таким образом проектируемых устройств с учетом электромагнитной совместимости и помехоустойчивости [8, 9].

При разработке цифровых устройств важная роль отводится исследованию паразитных электромагнитных процессов в устройствах и их печатных платах и оценке их влияния на быстродействие и ЭМС устройств, когда сигналы помех накладываются на информационные и управляющие сигналы вычислительных устройств.

Сами по себе амплитуды отдельных сигналов помех имеют незначительное значение. Однако при совместном взаимодействии большого количества проводников друг на друга величины сигналов помех могут вырасти до опасных значений и приводить к непредсказуемым сбоям в функционировании проектируемой цифровой аппаратуры. Такой анализ цифровых систем в существующих системах моделирования крайне затруднителен. Кроме того, искусственность в представлении цифровых сигналов и элементов затрудняет анализ схем и не позволяет исследовать многие динамические эффекты, связанные, например, с воздействием внешних полей, с наличием паразитных емкостей и взаимоиנדуктивностей между отдельными компонентами устройств и связывающими их проводниками, наличием длинных линий в устройствах и системах и т.д. При этом такие эффекты легко обнаруживаются и исследуются при описании цифровых устройств с помощью систем обыкновенных непрерывных дифференциальных уравнений. Однако при анализе реальных цифровых схем это требует чрезмерных вычислительных затрат. В связи с этим предлагается использовать для исследования работоспособности проектируемых устройств систему на основе K -значного дифференциального исчисления [10, 11].

Математический аппарат K -значного дифференциального исчисления [12, 13] является развитием идей булевого дифференциального исчисления и, в отличие от него, позволяет исследовать не только временные параметры переключения логических сигналов, но и динамику фронтов их переключения. Как известно, разработанный в 80-х годах Дитером Бохманом [14], и развитый в дальнейшем его последователями [15, 16] математический аппарат булевого дифференциального исчисления позволял ловить перепады логических сигналов, но работал только с устойчивыми уровнями этих сигналов – логическим нулем и логической едини-

цей [17]. Метод К-значного дифференциального позволяет повысить точность анализа цифровых устройств по сравнению с двоичным представлением сигналов и в то же время не требует чрезмерного объема вычислений как в непрерывных методах, причем, при большой значности К входного алфавита, точность анализа цифровых устройств может приближаться к точности анализа с помощью непрерывных дифференциальных моделей. Такая система моделирования была разработана [18], но в этой системе моделирования возникали проблемы с учетом задержек сигналов при использовании обыкновенных К-значных дифференциальных уравнений.

В связи с этим была доработана известная система моделирования для исследования объектов на основе К-значных обыкновенных дифференциальных уравнений с запаздыванием.

3. Цель и задачи исследования

Цель исследования – разработка системы моделирования на основе систем К-значных дифференциальных уравнений с запаздыванием.

Задачи исследования:

1. Разработка математического описания элементов цифровой вычислительной техники на основе К-значных дифференциальных уравнений с запаздыванием.
2. Разработка численного метода решения К-значных дифференциальных уравнений с запаздыванием.
3. Совершенствование системы моделирования на базе К-значного дифференциального исчисления на основе совместного решения К-значных дифференциальных уравнений с запаздыванием и без запаздывания.
4. Демонстрация возможностей системы моделирования на примерах исследования конкретных устройств.

4. К-значные дифференциальные модели цифровых устройств и численные методы их моделирования

Достижения в области полупроводниковых технологий привели к появлению СБИС, содержащих миллионы транзисторов. Для эффективного проектирования таких сложных устройств необходимы системы анализа их работоспособности с учетом переходных процессов переключения логических сигналов и исследования возможности возникновения помех различной амплитуды, которые могут быть обусловлены как гонками внутри кристалла, так и паразитными емкостями и паразитными взаимоиנדуктивностями между отдельными компонентами и связывающими их проводниками.

Для реальных БИС система дифференциальных уравнений, позволяющая вычислять значения помех между взаимосвязанными проводниками, может содержать тысячи и даже десятки тысяч уравнений. Решение таких систем обыкновенных дифференциальных уравнений требует больших затрат машинного времени и не всегда приводит к положительному результату. Кроме того, для уточненной оценки работоспособности микросхем эти системы обыкновенных

дифференциальных уравнений необходимо считать совместно с уравнениями логики, которые описывают функционирование БИС. Все это затрудняет и часто делает практически невозможным использование таких расчетов. Подобные проблемы возникают и при разработке современных многослойных печатных плат на БИС и СБИС.

Это обусловило разработку нового класса математических моделей – К-значных дифференциальных и интегральных уравнений, которые могут дать более полные данные о работоспособности кристалла и печатных плат еще на стадии его проектирования.

При исследовании работоспособности цифрового устройства с использованием его описания функционирования с учетом возможности возникновения помех различной амплитуды используется К-значное описание сигналов напряжений и токов. В общем случае соответствующая система дифференциальных уравнений выглядит следующим образом:

$$\frac{dU_m^k}{dt_r} = \frac{U_m^k}{C} \sum_i \sum_j \sum_n \frac{C_{ij}}{\tau} \frac{dU_n^k}{dt_r} \langle \pm \rangle_K$$

$$\langle \pm \rangle_K \frac{1}{C} \sum_i \sum_j \sum_n \frac{M_{ij}}{R_{rn_{out}}} \frac{dI_n^k}{dt_r} \langle \pm \rangle_K \frac{1}{C} \sum_i \sum_j \sum_n M_{ij} C_{rn_{out}} \frac{d^2 I_n^k}{dt_r^2},$$

где U_m^k – К-значное напряжение помехи в m-м проводнике и вызванное переключением логического сигнала в n-м проводнике из логического "нуля" в логическую "единицу" (то есть из "нуля" в значение "К – 1" в К-значном случае) или наоборот, $m = 1, 2, \dots, p$; p – количество пассивных участков проводника; C – суммарная емкость выхода логического элемента в активной линии; C_{ij} и M_{ij} – соответственно емкость взаимной связи и взаимоиנדукция отдельных участков проводников, влияние которых анализируется; i – количество участков в n-м проводнике, оказывающих влияние на участки m-го проводника; j – количество участков m-го пассивного проводника, являющегося приемником наводок; $\tau = \tau(t_r)$ – постоянная времени переходного процесса для r-го интервала времени $[0, t_r]$, $t = 0, 1, 2, \dots$; U_n^k – значение К-значного напряжения при перепаде в n-м активном проводнике, который является источником наведенной помехи, $n = 1, 2, \dots, q$; q – количество участков активного проводника; $\langle \pm \rangle_K$ – операция сложения или вычитания по модулю К; I_n^k – К-значная величина тока при перепаде в n-м активном проводнике, который является источником наведенной помехи; $R_{rn_{out}}$ и $C_{rn_{out}}$ – выходные сопротивление и емкость логического элемента в активной линии соответственно.

Системы дифференциальных уравнений (1) используются в системе моделирования на основе К-значного дифференциального исчисления. Эта система позволяет решать совместно К-значные уравнения с запаздыванием и без запаздывания. При этом моделирование помех выполняется на основе решения уравнений без запаздывания, а моделирование логики функционирования проектируемого устройства выполняется на основе решения уравнений с запаздыванием.

При описании элементов цифровой вычислительной техники К-значное дифференциальное уравне-

ние с запаздыванием можно записать следующим образом:

$$\frac{dU_{\text{вых}}^k(t_i)}{dt_i} = f(U_{\text{вых}}^k(t_i), U_{\text{вых}}^k(t_i - \tau), U_{\text{вх}}^k(t_i - \tau), t_i), \quad (2)$$

$$U_{\text{вых}}^k(t_i) = \phi^k(t_i) \text{ при } t_i \in [t_0 - \tau, t_0]. \quad (3)$$

В приведенном уравнении $\frac{d}{dt_i}$ – К-значный дифференциальный обобщенный оператор, который может вводиться, например, одним из следующих способов [10 – 12]:

$$\left. \frac{dF^+(t_j)}{dt_j} \right|_{t_i=t_j} = \frac{F(t_j + \Delta t) \langle - \rangle_K F(t_j)}{\Delta t}, \quad (4)$$

$$\left. \frac{dF^-(t_j)}{dt_j} \right|_{t_i=t_j} = \frac{F(t_j) \langle - \rangle_K F(t_j - \Delta t)}{\Delta t}, \quad (5)$$

$$\left. \frac{dF^A(t_j)}{dt_j} \right|_{t_i=t_j} = \frac{F(t_j + \Delta t) \langle - \rangle_K F(t_j - \Delta t)}{2\Delta t}, \quad (6)$$

где $F(t_j)$ – произвольная К-значная функция; t_i – дискретное время ($t_i \in N = \{0, 1, 2, \dots\}$); $\langle - \rangle_K$ – операция вычитания по модулю К; Δt – единичное приращение по независимой переменной; $\frac{dU_{\text{вых}}^k(t_i)}{dt_i}$ – значение производной выходного К-значного сигнала в момент времени t_i ; $U_{\text{вх}}^k(t_i - \tau) = (U_{\text{вх}1}(t_i - \tau), \dots, U_{\text{вх}m}(t_i - \tau))$ – вектор К-значных входных сигналов цифрового элемента в момент времени $(t_i - \tau)$; τ – величина постоянного запаздывания выходного сигнала элемента; $\phi^k(t_i)$ – начальная К-значная функция, определяющая выходной сигнал элемента на начальном дискретном множестве $\theta_{t_0} = \{t_0, t_{0+1}, \dots, t_{0+\tau}\}$.

Решение К-значных дифференциальных уравнений с запаздыванием может быть получено за счет использования метода шагов или метода последовательного интегрирования, которое сводит решение К-значного дифференциального уравнения с запаздыванием к последовательности ряда шагов решения К-значного дифференциального уравнения без запаздывания. На первом шаге можно получить второй аргумент функции f из уравнения (2), который равен начальной К-значной функции $\phi^k(t_i)$ за счет того, что аргумент $(t_i - \tau)$ в дискретном интервале времени $[t_0, t_0 + \tau]$ изменяется на начальном дискретном множестве θ_{t_0} . Третий аргумент функции f известен, поскольку это вектор входных сигналов. Таким образом, считая, что К-значное дифференциальное уравнение имеет единственное решение $U_{\text{вых}}^k(t_i) = \phi^k(t_i)$ в интервале $[t_0, t_0 + \tau]$, получим последовательность К-значных дифференциальных уравнений

$$\frac{dU_{\text{вых}}^k(t_i)}{dt_i} = f(U_{\text{вых}}^k(t_i), \phi^k(t_i - \tau), U_{\text{вх}}^k(t_i - \tau), t_i),$$

$$\text{при } t_0 \leq t_i \leq t_0 + \tau, U_{\text{вых}}^k(t_0) = \phi^k(t_0) = \phi_0^k(t_0),$$

$$\frac{dU_{\text{вых}}^k(t_i)}{dt_i} = f(U_{\text{вых}}^k(t_i), \phi_1^k(t_i - \tau), U_{\text{вх}}^k(t_i - \tau), t_i),$$

$$\text{при } t_0 + \tau \leq t_i \leq t_0 + 2\tau, U_{\text{вых}}^k(t_0 + \tau) = \phi_1^k(t_0 + \tau),$$

.....

$$\frac{dU_{\text{вых}}^k(t_i)}{dt_i} = f(U_{\text{вых}}^k(t_i), \phi_n^k(t_i - \tau), U_{\text{вх}}^k(t_i - \tau), t_i),$$

$$\text{при } t_0 + n\tau \leq t_i \leq t_N, U_{\text{вых}}^k(t_0 + n\tau) = \phi_n^k(t_0 + n\tau), t_N \leq t_0 + (n + 1)\tau,$$

где $\phi_p^k(t_i)$ – решение исходного К-значного дифференциального уравнения на дискретном интервале $[t_0 + (p - 1)\tau, t_0 + p\tau]$; $p = 1, n$.

Метод последовательного интегрирования позволяет не только определить решение К-значного обыкновенного дифференциального уравнения с запаздыванием, но и доказывает существование решения уравнения (2) с начальной К-значной функцией (3), если К-значное дифференциальное уравнение без запаздывания

$$\frac{dU_{\text{вых}}^k(t_i)}{dt_i} = f(U_{\text{вых}}^k(t_i), \phi^k(t_i - \tau), U_{\text{вх}}^k(t_i - \tau), t_i),$$

$$U_{\text{вых}}^k(t_0) = \phi_0^k(t_0)$$

имеет единственное решение.

Для численного решения этих обыкновенных дифференциальных уравнений или в более общем случае уравнения вида (7)

$$\frac{dy(t_i)}{dt_i} = \phi(y(t_i), t_i), \quad y(t_0) = y_0 \quad (7)$$

можно использовать определение К-значных производных. При этом для производной (4) можно получить

$$y(t_j + \Delta t) = y(t_j) \langle + \rangle_K \Delta t \phi(y(t_j), t_j), \quad (8)$$

где $\langle + \rangle_K$ – операция сложения по модулю К.

Выражение (8) разрешено относительно неизвестного значения $y(t_j + \Delta t)$ и может быть использовано для построения явного метода интегрирования К-значных дифференциальных производных.

Соотношение (8) можно рассматривать как универсальный алгоритм интегрирования К-значных дифференциальных уравнений без запаздывания. Описанные соотношения используются в системе моделирования на основе К-значного дифференциального исчисления для исследования правильности работы отдельных логических элементов и цифровых блоков.

5. Система моделирования, ее возможности и применение

Система позволяет исследовать работоспособность устройств с учетом возможных помех, которые обуславливаются топологией устройств с учетом переходных процессов переключения К-значных логических сигналов, производить анализ работоспособности вычислительных устройств с учетом помех, возникновение которых определяется параметрами электромагнитной совместимости внутренних топологических элементов, и, кроме этого, учитывать влияние внешних электромагнитных полей на проектируемое устройство. Сеанс полного проектирования устройства в разработанной системе можно представить в виде диаграммы (рис. 1).



Рис. 1. Сеанс моделирования устройства с учетом электромагнитной совместимости

При создании схемы устройства имеется возможность использовать встроенные базовые элементы (внутренняя библиотека) или синтезированные базовые элементы и иерархические элементы (внешняя библиотека). Амплитуды помех зависят от следующих динамических характеристик сигналов: задержек переключений, длительностей фронтов, амплитуд напряжений логических сигналов. В соответствии с этими параметрами определяют значность представления сигнала K , задержку переключения D и длительность фронта F . Цепи считаются влияющими друг на друга, если их сегменты находятся в одном слое и параллельны между собой. Затем каждая цепь назначается пассивной и для нее определяется список активных цепей с указанием параметров влияния каждой цепи.

Расчет помех ведется в процессе моделирования устройства: на каждом шаге моделирования для каждой цепи анализируется список взаимодействующих с ней (активных) цепей. Для каждой активной цепи в списке, при изменении в ней значения уровня напря-

жения, вычисляется значение наводимой в текущей пассивной цепи помехи. Полученная в результате этих вычислений суммарная помеха накладывается на текущее напряжение в пассивной цепи, полученное в результате чистого функционального моделирования. Таким образом, в результате моделирования учитывается не только влияние двух цепей друг на друга (как поочередно пассивной и активной), но и одновременное влияние друг на друга нескольких цепей.

Процесс моделирования устройств требует помимо исследования их работоспособности с учетом мощности переключения логических сигналов и учета возможных разбросов временных параметров элементов, входящих в состав этих устройств, также и выполнение конструкторского проектирования. Оно включает такие этапы, как компоновка элементов в базовые корпуса, размещение корпусов на монтажном пространстве и трассировка связей между ними. При этом логическое и топологическое проектирование должны быть связаны между собой посредством учета результатов топологического проектирования при моделировании устройства. Для примера рассмотрим топологическую реализацию устройства, приведенного на рис. 2. Устройство было спроектировано таким образом, что содержит два взаимодействующих проводника (рис. 3).

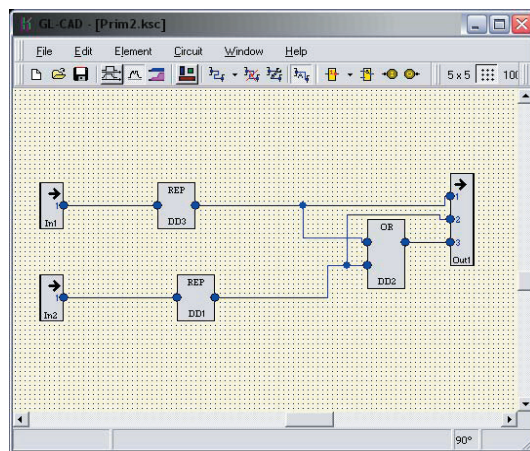


Рис. 2. Схема логического устройства

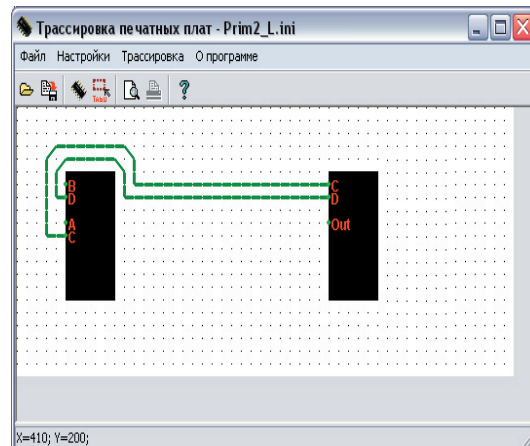


Рис. 3. Топологическая реализация логического устройства, имеющего длинные проводники связи

На рис. 4 приведены временные диаграммы моделирования данного устройства.

Как видно из рис. 4, помеха в цепи С возникает на 40-м шаге моделирования и держится в течении 2-х временных шагов. Ее появление обусловлено изменением сигнала D с 12 до 9 на 40-м шаге моделирования и с 9 до 6 на 41 шаге и т. д. Согласно этому, помеха будет иметь вид ступенчато-возрастающей функции с амплитудой каждой ступени, равной одному уровню квантования. Остальные изменения сигнала D оказываются незначительными для заданного коэффициента влияния активного проводника на пассивный. Аналогично, на 90-м временном шаге в проводнике D наводится помеха, выраженная в виде всплеска напряжения, вызванная изменением сигнала в проводнике С. Эти помехи ведут к появлению рисков сбоев в проектируемых устройствах.

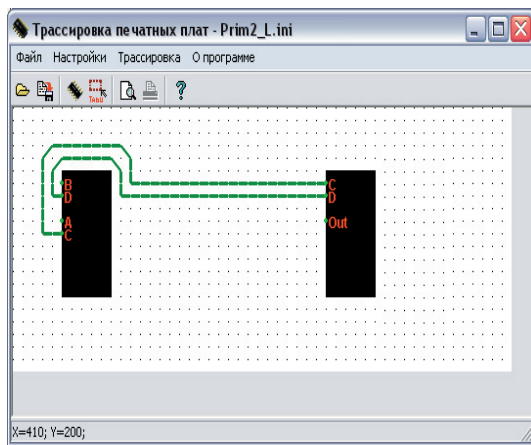


Рис. 4. Временные диаграммы устройства, приведенного на рис. 2

В качестве примера совместного использования результатов конструкторского и логического проектирования можно рассмотреть результаты исследования с учетом электромагнитных помех работоспособности блока сумматора FSUM. Его внутренняя структура приведена на рис. 5 и содержит 14 логических элементов, а топологическое пространство размещения данных логических элементов с учетом их упаковки в корпуса показано на рис. 6. В зависимости от заданных габаритов монтажного пространства можно получить различное расположение элементов в этом пространстве.

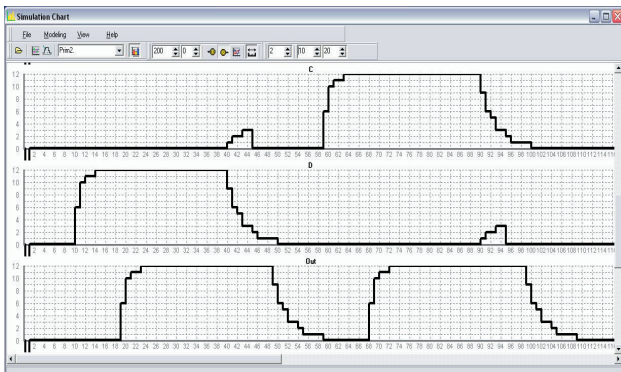
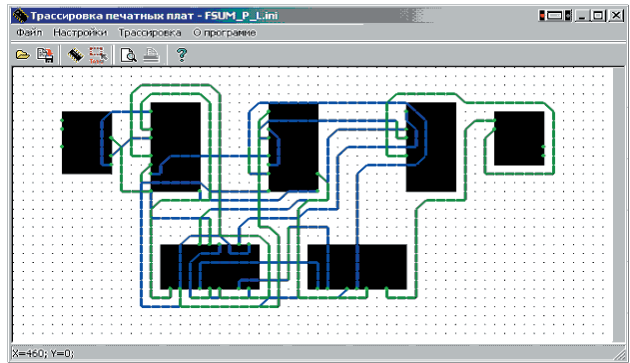
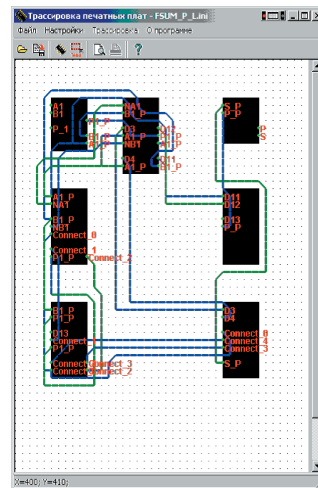


Рис. 5. Структурная схема одноразрядного сумматора

Полностью сформированное топологическое пространство для такого сумматора приведено на рис. 6.



а



б

Рис. 6. Два вида выполненной трассировки сумматора: а – горизонтальное расположение платы, б – вертикальное расположение платы

Временные диаграммы моделирования этого устройства, соответствующие различным реализациям его топологии приведены на рис. 7.

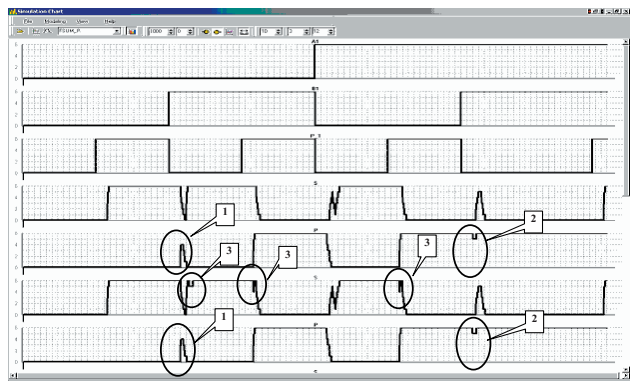


Рис. 7. Временные диаграммы работы сумматора с учетом параметров электромагнитной совместимости 1 – область наведенной помехи, 2 – область отрицательного "провала" напряжения, 3 – область искажений фронта и спада сигнала

Нижние две временные диаграммы рисунка соответствуют вертикальному расположению платы, а третья и четвертая снизу – горизонтальному (в левой части рис. 6). Из приведенных на рис. 7 результатов моделирования можно сделать вывод, что вертикальное расположение платы менее удачно с точки зрения помех из-за дополнительных выбросов на выходе устройства.

На рис. 7 видно, что и при горизонтальном и при вертикальном расположении элементов на выходе переноса Р наблюдается положительный всплеск сигнала, который представляет собой наведенную помеху (область 1) и отрицательный "провал" напряжения (область 2). Однако при вертикальном расположении элементов на выходе суммы S присутствуют дополнительные искажения фронта и спада сигнала (область 3). Эти искажения формы переключения сигнала могут привести к сбоям в работе устройств, подключенным к выходу суммы сумматора.

6. Выводы

Таким образом, предложено математическое описание цифровых элементов вычислительной техники на основе К-значных дифференциальных уравнений с запаздыванием. Разработан численный метод решения этих уравнений. На основе совместного решения К-значных обыкновенных дифференциальных уравнений без запаздывания и с запаздыванием получила дальнейшее развитие система моделирования цифровых устройств на базе К-значного дифференциального исчисления.

На примерах исследования конкретных цифровых устройств продемонстрированы возможности системы моделирования на основе К-значного дифференциального исчисления, которая позволяет на качественно более высоком уровне выполнять моделирование современных быстродействующих вычислительных устройств.

Литература

1. Средства и технологии проектирования и производства электронных устройств [Текст] / "EDA Express". – 2000. – № 1. – С. 15 – 17.
2. Stephen, H. Unger. Reducing Power Dissipation Delay, and Area in Logic Circuits by Narrowing Transistors [Text] / H. Stephen // IEEE Design & Test of Computers, November-December. – 2003. – P. 18–24.
3. Шахнов, В. А. Наноразмерные структуры: классификация, формирование и исследование [Текст] / В. А. Шахнов, Ю. В. Панфилов, А. И. Власов и др. – М.: МГТУ им. Н. Э. Баумана, 2008. – 100 с.
4. Benini, L. SystemC [Text] / L. Benini, D. Bertozzi, D. Bruni, N. Drago, F. Fummi, M. Poncino // Cosimulation and Emulation of Multiprocessor SoC Designs Computer. – 2005. – Vol. 36. – №. 4. – P. 37 – 49.
5. Иванова, Н. Ю. Проектирование печатных плат в САПР P-CAD-2002: Методическое пособие [Text] / Н. Ю. Иванова, Е. Б. Романова. – СПб: СПбГУ ИТМО, 2007. – 118 с.
6. Саврушев, Э. Ц. P-CAD 2006. Руководство схемотехника, администратора библиотек, конструктора [Text] / Э. Ц. Саврушев. – Издательство: Бином-Пресс, 2009. – 768 с.
7. Кеоун, Дж. Электронное моделирование в OrCAD [Text] / Дж. Кеоун. – ДМК - Пресс, 2010. – 628 с.
8. Hall, Stephen H. Advanced signal integrity for high-speed digital designs [Text] / Stephen H. Hall, Howard L. Heck. – A JOHN WILEY & SONS, INC., PUBLICATION, New Jersey, 2009. – 660 p.
9. Alejandro, Duenas Jimenez 2-D Electromagnetic Simulation of Passive Microstrip Circuits [Text] / Duenas Jimenez Alejandro. – Boca Raton London New York, 2009. – 274 p.
10. Dmitrienko, V. D. Research digital devices by means of modeling system on the basis of K-Value differential calculus [Text] / V. D. Dmitrienko, S. Yu. Leonov, T. V. Gladkikh // Radioelectronics & Informatics. – 2008. - № 1. - P. 63-69.
11. Дмитриенко, В. Д. К-значное дифференциальное исчисление и моделирование цифровых устройств [Text] // В. Д. Дмитриенко, С. Ю. Леонов. – Харьков: Транспорт Украины, 1999. – 223 с.
12. Korsunov, N. I. Use of the technique of derivatives of K-valued functions for simulation of computing units [Text] / N. I. Korsunov, V. D. Dmitrienko, S. Yu. Leonov, T. V. Gladkikh. – 1998 – Engineering Simulation, 15 (2). – P. 127 – 135.
13. Korsunov, N. I. Numerical methods for solving K-valued differential equations [Text] / N. I. Korsunov, V. D. Dmitrienko, S. Yu. Leonov. – 1994 – Engineering Simulation, 12 (1). – P. 29 – 38.
14. Бохманн, Д. Двоичные динамические системы [Text] / Д. Бохманн, Х. Постхоф. – М.: Энергоатомиздат, 1986. – 400 с.
15. Бохманн, Д. Логическое дифференциальное исчисление: достижения, тенденции и приложения [Text] / Д. Бохманн, Р. Станкович, Ж. Тошич, В. Шмерко, С. Янушкевич // Автоматика и телемеханика. – 2000. – № 6. – С. 156 – 170.
16. Зайцева, Е. Н. Анализ значимости элементов структурно-сложной системы с помощью логического дифференциального исчисления [Text] / Е. Н. Зайцева, В. Г. Леващенко // Автоматика и телемеханика. – 2013. – № 2. – С. 6 – 21.
17. Zaitseva, E. Importance Analysis of Multi-State System by tools of Differential Logical Calculus [Text] / E. Zaitseva // Reliability, Risk and Safety. Theory and Applications. – CRC Press. – 2010. – P. 1579 – 1584.
18. Dmitrienko, V. D. System of K-Value simulation for research switching processes in digital devices / V. D. Dmitrienko, S. Yu. Leonov, T. V. Gladkikh // Proceedings of IEEE East-West Design & Test Workshop (EWDWTW'06). – Sochi, Russia, 2006. – P. 428 – 435.